

## 规格书变更记录

版本	变更内容	变更日期	变更签名
0.97	首版	2023.03.15	AE
0.98	更新 LP3710AA 封装丝印	2023.07.14	AE
0.99	更细 LP3710BA 封装丝印	2023.07.20	AE
1.0	去掉输入过压保护	2024.01.31	AE

LANDP CONFIDENTIAL

### 概述

LP3710 采用特有的检测方式和算法，系统可以工作在恒压和恒流两种状态。

LP3710 采用原边反馈控制方式，可省略光耦和 TL431，可以工作在 DCM 和 CCM 两种工作方式。

在恒压工作状态下，系统的工作方式随负载的变化而变化，当负载为重载的时候，其工作在峰值电流控制的定频方式，原边峰值电流随负载的降低而降低，当负载降低到一定程度时，系统工作在变频方式，通过降低系统工作频率的方式来提高全负载范围内的平均效率。

在恒流工作状态时，芯片通过 FB 电压得到副边电流退磁占比，通过 CS 电压的中心点来取得副边电流退磁时间内的电流平均值，通过固定所述电流平均值和退磁占比的乘积来实现良好的恒流特性。

为了提升整体系统的 EMI 特性，LP3710 通过特有的多位数字台阶抖频技术来降低传导能量，同时 LP3710 通过分段驱动方式来减小辐射能量，让电源系统在低成本的情况下可以通过认证。

LP3710 采用 SOT23-6L 封装

### 特点

- 支持CCM和DCM多模式工作方式
- 全电压范围内±5%的恒压输出特性
- 全电压范围内±5%的恒流输出特性
- 特有的PEAKLOAD功能
- 优异的EMI特性
- 优异的音频特性
- 低启动电流，实现低待机功耗<75mW
- 可编程的输出线缆补偿功能
- 内置环路补偿方式，省略外围补偿元件
- 内置软启动电路
- 多重保护机制：
  - ☆ FB反馈电阻开短路保护
  - ☆ 输入欠压保护
  - ☆ CS开短路保护
  - ☆ 输出短路保护
  - ☆ 输出过压保护
  - ☆ 电感过电流保护
  - ☆ 过温保护（OTP）
  - ☆ VCC过压保护
  - ☆ VCC欠压保护

### 应用

- 充电器和适配器应用
- 其他恒压恒流应用场合

### 典型应用

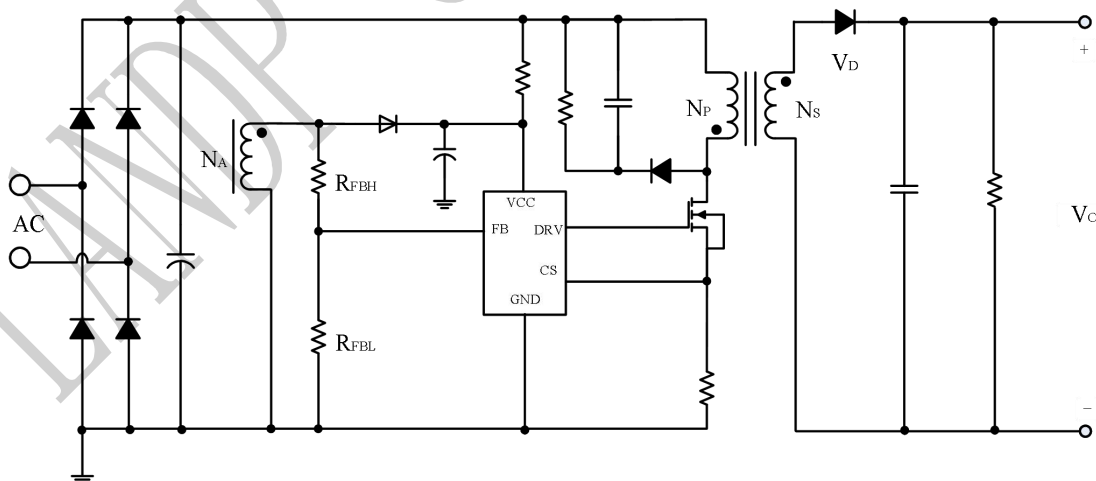


图 1 LP3710 典型应用

## 订购信息

订购型号	封装	包装形式	印章
LP3710AA	SOT23-6L	编带 3000 颗/盘	AAXXXX
LP3710BA	SOT23-6L	编带 3000 颗/盘	BAXXXX

印章说明:

第一个字母: 代表有无 Peak Load, A: 无 Peak Load; B: Peak Load =12s; C: Peak Load =5s; D: Peak Load =1s; E: Peak Load =0.2s。

第二个字母: 代表版本信息, 详细信息见下表 1。

第三个字母代表年份, A: 2014 年, B: 2015 年, C: 2016 年, D: 2017 年.....按顺序依此类推。

第四个数字或字母代表周数, 第 1 周: 数字 1,2,3,4,5,6,7,8 依此类推到第 9 周: 数字 9。第 10 周开始用大写字母 A B C.....Z,依此类推“Z”代表第 35 周。第 36 周开始用小写字母 abcd.....z 依此类推到本年份的最后一周。

最后两位数字或字母代表内部序号

## 版本信息

表 1

型号	Peak Load	V <sub>CSMIN</sub>	Hiccup	K	V <sub>BULK_OVP</sub>	Package
LP3710AA	×	0.35V	1.0V	5.5	无	SOT23-6L
LP3710BA	12s	0.35V	1.0V	5.5	无	SOT23-6L

## 管脚封装

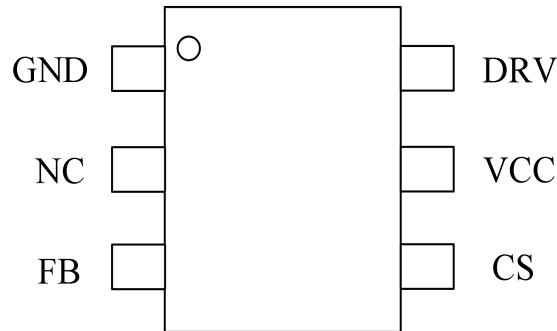


图2 管脚封装图

## 管脚描述

编号	管脚名称	描述
1	GND	芯片基准地
2	NC	悬空
3	FB	芯片多功能脚位实现输出电压检测，退磁检测，输入过欠压检测，输出过压检测，输出短路检测
4	CS	峰值电流检测脚位
5	VCC	芯片电源脚位
6	DRV	芯片驱动脚位

## 极限参数(注 1)

符号	参数	参数范围	单位
VCC	芯片电源脚位	-0.3~40	V
FB, CS	芯片检测脚位	-0.3~6	V
P <sub>DMAX</sub>	功耗(注 2)	0.3	W
θ <sub>JA</sub>	PN结到环境的热阻	240	°C/W
T <sub>J</sub>	工作结温范围	-40 to 150	°C
T <sub>STG</sub>	储存温度范围	-55 to 150	°C
T <sub>LEAD</sub>	过锡炉温度	≤260	°C
t <sub>LEAD</sub>	过锡炉时间	≤5	s
	ESD (注 3)	> 2	KV

**注 1:** 最大极限值是指超出该工作范围，芯片有可能损坏。推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

**注 2:** 温度升高最大功率一定会减小，这也是由 T<sub>JMAX</sub>, θ<sub>JA</sub>, 和环境温度 T<sub>A</sub> 所决定的。最大允许功耗为 P<sub>DMAX</sub> = (T<sub>JMAX</sub> - T<sub>A</sub>) / θ<sub>JA</sub> 或是极限范围给出的数字中比较低的那个值。

**注 3:** 人体模型，100pF 电容通过 1.5KΩ 电阻放电。

电气参数(注 4, 5) (无特别说明情况下,  $V_{CC}=20V$ ,  $T_A=25^{\circ}C$ )

符号	描述	条件	最小值	典型值	最大值	单位
<b>电源电压</b>						
$V_{CC\_ST}$	$V_{CC}$ 启动电压	$V_{CC}$ 上升		15.5		V
$V_{CC\_UVLO}$	$V_{CC}$ 欠压保护阈值	$V_{CC}$ 下降		8.2		V
$V_{CC\_OVP}$	$V_{CC}$ 过压保护			35		V
$I_{ST}$	$V_{CC}$ 启动电流	$V_{CC}=V_{CC\_ST}-1V$		2	5	$\mu A$
$I_{CC}$	$V_{CC}$ 工作电流	轻载模式		420		$\mu A$
<b>恒压控制</b>						
$V_{FB\_REG}$	FB 反馈基准电压	FB Floating, CS=4 Pulse, FB 电压= $FB_{REG}$		2.50		V
$I_{CABLE}$	输出线缆补偿最大电流	满载 ( $I_O=I_{OCP}$ )		6		$\mu A$
SHRATIO	FB 电压采样比例	前一个 FB 宽度的百分比		66		%
$T_{BMIN}$	最小采样时间	FB=2.5V, CS= $V_{CSMIN}$		1.6		$\mu s$
<b>恒流控制</b>						
$V_{CC\_REG}$	闭环恒流基准值	FB floating, CS=8pulse FB 电压= $CC_{REG}$		1.40		V
K	闭环恒流系数			6.5		--
Option				5.5		--
Option				5.0		--
Option				4.5		--
$T_{REF\_CC}$	恒流基准温度补偿	芯片温度= $-40^{\circ}C-150^{\circ}C$		5.5		%
<b>驱动控制</b>						
$V_{CLAMP\_DRV}$	驱动钳位电压			12.0		V
$R_{DRVH1}$	上驱第一段电阻			125		$\Omega$
$R_{DRVH2}$	上驱第二段电阻			83		$\Omega$
$T_{DRVH1}$	上驱第一段持续时间			300		ns
$R_{DRVL}$	驱动下拉电阻			104		$\Omega$
<b>峰值电流控制</b>						
$T_{LEB}$	前沿消隐时间			480		ns
$V_{CSMAX}$	最大关断电压			0.95		V
$V_{CSMIN}$	最小关断电压			0.35		V
Option				0.25		
$T_{ONMAX}$	最长导通时间			20		$\mu s$
$D_{MAX}$	最大占空比			75		%
$V_{SLOPE}$	斜坡补偿量 (注 6)			45		mV/us
$T_{SOFT}$	内置软启动时间			13.5		ms
<b>工作频率</b>						

F <sub>MAX</sub>	最大工作频率		60	65	70	KHz
F <sub>MIN</sub>	最小工作频率			120		Hz
T <sub>JITTER</sub>	抖频周期			1.0		ms
R <sub>JITTER</sub>	抖频比例			±7		%
<b>PEAKLOAD 功能</b>						
F <sub>PKMAX</sub>	Peakload 最大频率			130		KHz
T <sub>HOLD</sub>	PEAKLOAD 维持时间			200		ms
Option				1.00		s
Option				5.00		s
Option				12.0		s
T <sub>BLANK</sub>	PEAKLOAD 屏蔽时间	相邻 PEAKLOAD 间隔时间		200		ms
T <sub>ST</sub>	启动屏蔽时间			112		ms
<b>保护功能</b>						
V <sub>FB_HICCUP</sub>	输出短路保护阈值	V <sub>FB</sub> <V <sub>FB_HICCUP</sub> 且持续 6 个周期，芯片重新启动		1.50		V
Option				1.25		V
Option				1.00		V
Option				0.75		V
V <sub>FB_OVP</sub>	输出过压保护	V <sub>FB</sub> >V <sub>FB_OVP</sub> 且持续 3 个周期		3.0		V
V <sub>CS_SHORT</sub>	CS 短路保护阈值	V <sub>CS</sub> <V <sub>CS_SHORT@TCS_SHORT</sub> ；启动 6 个周期内，直接保护；6 个周期后，持续 3 个周期保护		30		mV
T <sub>CS_SHORT</sub>	短路保护屏蔽时间			3.0		us
V <sub>CS_OPEN</sub>	CS 开路保护	V <sub>CS</sub> >V <sub>CS_OPEN</sub> ；启动 6 个周期内，直接保护；6 个周期后，持续 3 个周期保护		3.0		V
R <sub>CS_OPEN</sub>	CS 脚上拉电阻			100		K Ω
V <sub>SR</sub>	CS 瞬时保护电平	V <sub>CS</sub> >V <sub>SR</sub> ；启动 6 个周期内，直接保护；6 个周期后，持续 3 个周期保护		1.2		V
T <sub>RC</sub>	CS 滤波常数			80		ns
I <sub>FB_MIN</sub>	FB 开路保护	I <sub>FB</sub> <I <sub>FB_MIN</sub> ；启动 6 个周期内，直接保护；6 个周期后，持续 3 个周期保护		20		uA
I <sub>BO1</sub>	输入欠压保护电流 1	启动 6 个周期内 I <sub>FB</sub> <I <sub>BO2</sub> ，直接保护；6 个周期后，I <sub>FB</sub> <I <sub>BO1</sub> 持续 T <sub>BO</sub> ，进入保护		90		uA
I <sub>BO2</sub>	输入欠压保护电流 2			100		uA
T <sub>BO</sub>	欠压保护持续时间			32		ms
T <sub>SD</sub>	过热保护温度			150		°C
T <sub>HYS</sub>	过温保护迟滞			30		°C

注 4：典型参数值为 25°C 下测得的参数标准。

注 5：规格书的最小、最大规范范围由测试保证，典型值由设计、测试或统计分析保证。

注 6：设计保证。

## 内部结构框图

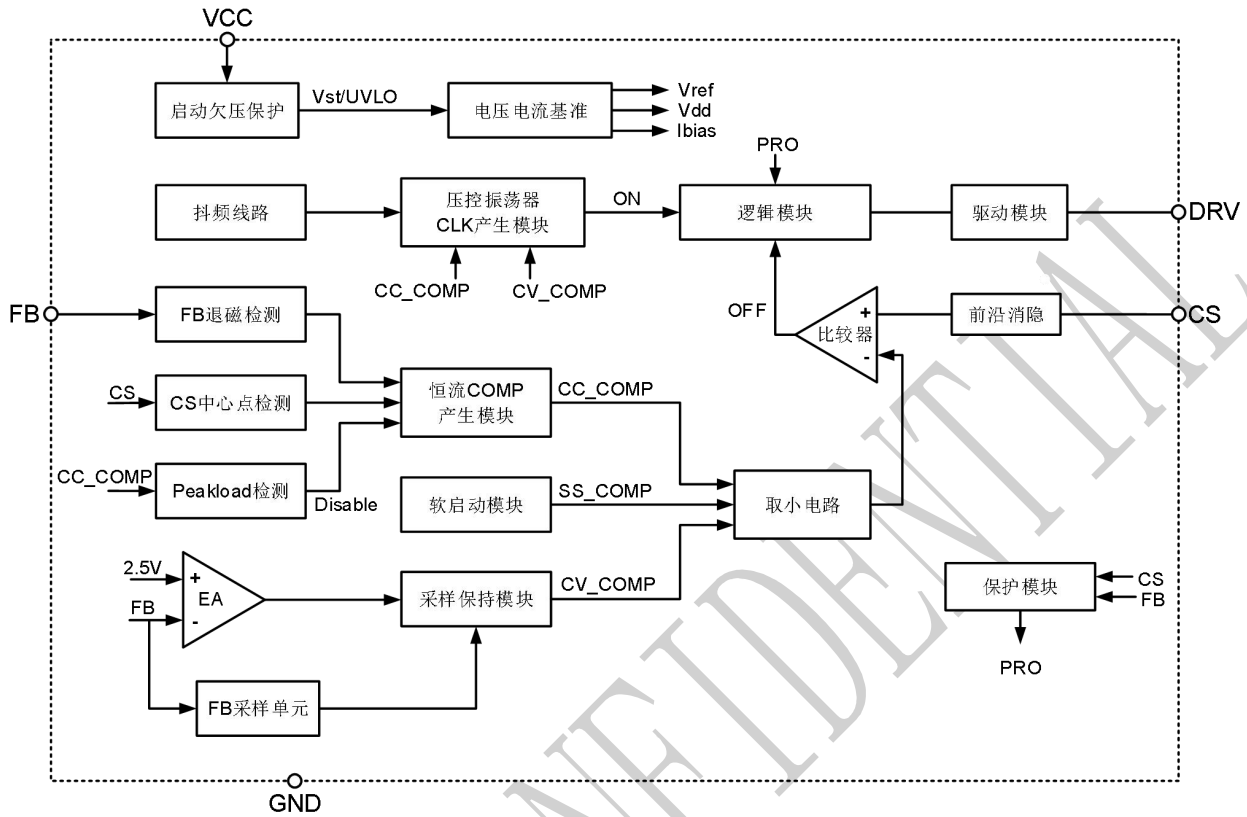


图 3 LP3710 内部框图

### 应用信息

LP3710 是一款高效率高精度的原边控制的隔离型恒压恒流控制驱动芯片。

LP3710 采用恒压恒流控制模式，系统可工作于 CCM 和 DCM 模式。采用特有的 PFM 控制方式，改善音频特性。外围应用简单，可靠性强。

#### 启动

在芯片开始工作之前，芯片仅需 1uA 的启动电流，超低启动电流可以帮助增加启动电阻阻值以达到降低由母线电压流经启动电阻的电流和待机功耗的目的。系统上电后通过启动电阻  $R_{ST}$  对  $V_{CC}$  的电容器进行充电，当  $V_{CC}$  电压达到芯片的开启阈值  $V_{CC\_ST}$  时，芯片开始出脉冲工作，输出电压上升，之后  $V_{CC}$  电容持续为芯片供电直至输出电压建立后由辅助绕组  $N_A$  为芯片供电。

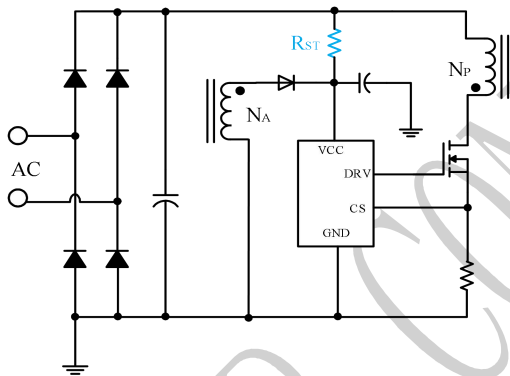


图 4

#### 低待机电流

空载或极轻载模式下，芯片的工作电流降低至 420uA，可以实现低待机功耗。

#### 恒压控制，输出电压设置

LP3710 通过变压器辅助绕组和 FB 脚的分压电阻，反馈输出电压。反馈的输出电压与内部基准电压比较形成闭环，来恒定输出电压  $V_O$ 。

空载输出电压  $V_{ONoLoad}$  计算公式：

$$V_{ONoLoad} = (V_{FB\_REG} + \frac{V_{FB\_REG}}{R_{FBL}} \times R_{FBH}) \times \frac{N_s}{N_A} - V_D \quad \dots (1)$$

$R_{FBH}$ : FB 外接的上偏电阻

$R_{FBL}$ : FB 外接的下偏电阻

$V_{FB\_REG}$ : FB 反馈基准电压

$N_s$ : 变压器次级绕组匝数

$N_A$ : 变压器辅助绕组匝数

$V_D$ : 输出续流管压降

带载输出电压  $V_O$  计算公式：

$$V_O = (V_{FB\_REG} + \frac{V_{FB\_REG}}{R_{FBL}} \times \frac{I_O}{I_{OCP}} \times R_{FBH}) \times \frac{N_s}{N_A} - V_D \quad \dots (2)$$

$I_{CABLE}$ : 满载经过 FB 上偏电阻的输出线补偿电流

$I_O$ : 输出带载电流

$I_{OCP}$ : 输出恒流电流

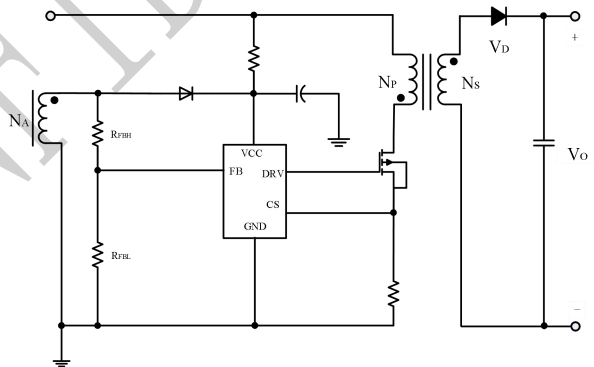


图 5

#### 恒压时，工作频率和峰值电流控制

$$I_{PK\_MAX} = \frac{V_{CSMAX}}{R_{CS}} \quad \dots (3)$$

$$I_{PK\_MIN} = \frac{V_{CSMIN}}{R_{CS}} \quad \dots (4)$$

$I_{PK\_MAX}$ : 最大峰值电流

$I_{PK\_MIN}$ : 最小峰值电流

$V_{CSMAX}$ : CS 最大关断电压

$V_{CSMIN}$ : CS 最小关断电压

$R_{CS}$ : CS 采样电阻



恒压时，工作频率和峰值电流控制如下图 6：

阶段 1：工作在最大工作频率  $F_{MAX}$ ，且峰值电流  $I_{PK}$  会随着负载减小而减小。

阶段 2：工作在可变频率模式，且工作频率随带载电流减小从最大工作频率  $F_{MAX}$  减小到 24KHz；峰值电流  $I_{PK}$  随着负载减小而减小。

阶段 3：工作频率随带载电流减小从 24KHz 减小到最小工作频率  $F_{MIN}$  且峰值电流  $I_{PK}$  随着负载减小而继续减小。

空载时，以最小工作频率  $F_{MIN}$  进行工作。

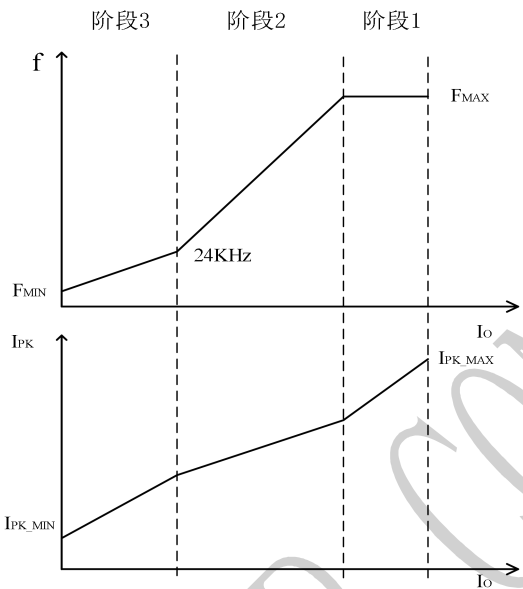


图 6

### 恒流控制，输出电流设置

LP3710 可以工作在 CCM（如下图 7）和 DCM（如下图 8）两种模式下。芯片逐周期检测原边电感的峰值电流，当原边电感中的实时峰值电流大于芯片内部设定的最大峰值电流  $I_{PK\_MAX}$  时，功率管关断。

输出电流  $I_O$ ：

$$I_O = \frac{1}{2} \times (I_{SPK1} + I_{SPK2}) \times \frac{T_{DEM}}{T_{SW}} \quad (5)$$

$$I_{SPK1} = I_{PK1} \times \frac{N_P}{N_S} \quad (6)$$

$$I_{SPK2} = I_{PK2} \times \frac{N_P}{N_S} \quad (7)$$

$$\overline{V_{CS}} = \frac{1}{2} \times (I_{PK1} + I_{PK2}) \times R_{CS} \quad (8)$$

从公式 (5) ~ (8) 可得：

$$I_O = \overline{V_{CS}} \times \frac{T_{DEM}}{T_{SW}} \times \frac{1}{R_{CS}} \times \frac{N_P}{N_S} \quad (9)$$

$T_{DEM}$ ：退磁时间

$T_{SW}$ ：开关周期

$I_{SPK1}$ ：次级退磁结束时峰值电流

$I_{SPK2}$ ：次级退磁开始时峰值电流

$I_{PK1}$ ：初级励磁开始时峰值电流

$I_{PK2}$ ：初级励磁结束时峰值电流

$\overline{V_{CS}}$ ：CS 导通励磁时平均电压

$N_P$ ：变压器初级匝数

$N_S$ ：变压器次级匝数

从公式 (9) 可知，只要  $\overline{V_{CS}} \times \frac{T_{DEM}}{T_{SW}}$  是恒定常数，输出电流  $I_O$  就可以恒流。LP3710 恒流控制方法就是让：

$$\overline{V_{CS}} \times \frac{T_{DEM}}{T_{SW}} = \frac{V_{CC\_REG}}{k} \quad (10)$$

$V_{CC\_REG}$ ：恒流基准，芯片内部设定的恒定常数

$k$ ：恒流传输系数，芯片内部设定的恒定常数

从公式 (9) ~ (10) 可得恒流电流  $I_{OCP}$ ：

$$I_{OCP} = \frac{V_{CC\_REG}}{k} \times \frac{1}{R_{CS}} \times \frac{N_P}{N_S} \quad (11)$$

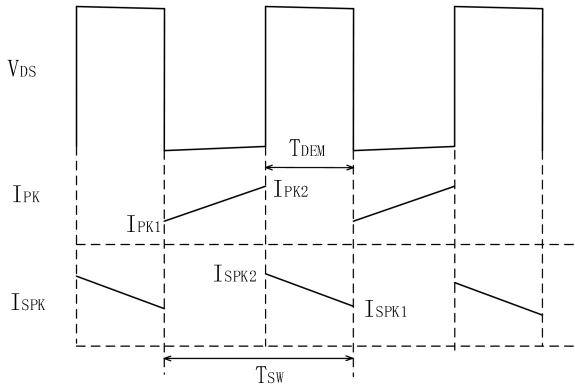


图 7 CCM 模式

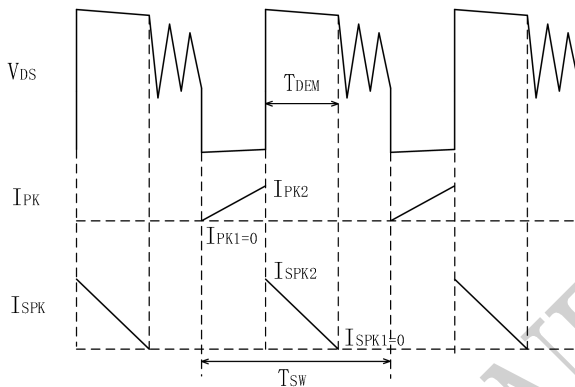


图 8 DCM 模式

### PEAKLOAD 模式

情况 1: 如下图 9, 恒压模式下, 带载电流从  $I_{O1}$  切到  $I_{O2}$  且  $I_{O1} < I_{OCP} < I_{O2} < 2I_{OCP}$ ;  $I_{OCP}$  是恒流电流。

恒压状态下, 芯片内部恒流环 CC\_COMP 电压大于 3.5V, 当输出负载电流  $I_{O1}$  突然增大到  $I_{O2}$  (超过恒流输出电流  $I_{OCP}$ ), CC\_COMP 会从高电压下降到 3.5V 以下。当 CC\_COMP 下降到 3.5V 时, 芯片会短暂关闭恒流控制, 继续以恒压方式工作, 进入 PEAKLOAD 模式, 系统升频,  $I_{O2}$  越大频率越大, 并且允许的最大频率增加至  $F_{PKMAX}$ ; 与此同时会启动内部的 PEAKLOAD 模式计时功能, 保证此模式的最大工作时间不会超过预设的  $T_{HOLD}$ 。计时时间达到  $T_{HOLD}$  后, 芯片会强行退出 PEAKLOAD 模式, 并且会激活一个屏蔽时间  $T_{BLANK}$  的计时, 以确保允许下一次进入 PEAKLOAD 模式至少超过此  $T_{BLANK}$  时间; 与此同时, 会激活内部恒流模块的工作, 在这种情况下, 由于负载还是  $I_{O2}$ , 所以系统的输出电压会持续下降, 直至触发 HICCUP 保护、系统重启。

在 PEAKLOAD 模式下  $T_{HOLD}$  时间内, 如果系统输出负载电流减小到小于  $I_{OCP}$ , 芯片会退出 PEAKLOAD 模式, 不会启动屏蔽时间  $T_{BLANK}$  的计时, 这种情况下退出 PEAKLOAD 模式后, 随时都可以重新进入下一次 PEAKLOAD 模式。

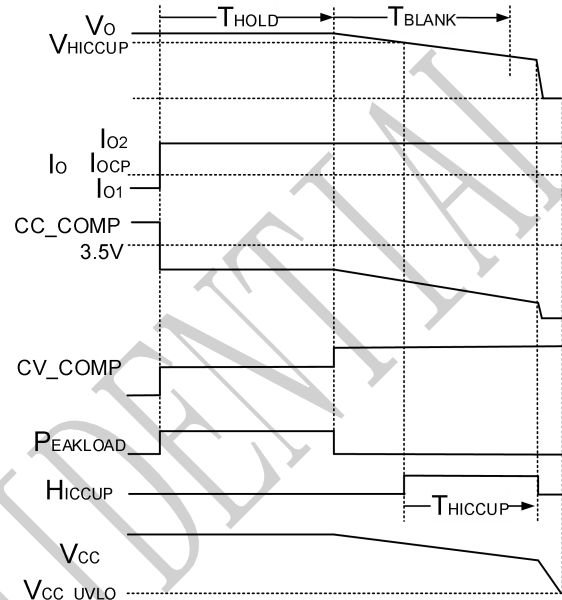


图 9

情况 2: 如下图 10, 恒压切到恒流

恒压状态下, 芯片内部恒流环 CC\_COMP 电压大于 3.5V, 当恒压突然切到恒流时, CC\_COMP 会从高电压下降到 3.5V 以下。当 CC\_COMP 下降到 3.5V 时, 芯片会关闭恒流控制, 进入 PEAKLOAD 模式, 继续以恒压环控制系统工作; 因为此时实际输出电压小于恒压电压, 恒压环 CV\_COMP 是最大电压, 系统会以最大工作频率  $F_{PKMAX}$  和最大 CS 电压  $V_{CSMAX}$  工作, 输出电流  $I_O$  会大于  $I_{OCP}$ ; 且切到恒流时的电压越小, 输出电流  $I_O$  会越大。经过计时  $T_{HOLD}$  后, 芯片会强行退出 PEAKLOAD 模式, 恒流环接管控制, 并且会激活一个屏蔽时间  $T_{BLANK}$  的计时, 以确保允许下一次进入 PEAKLOAD 模式至少超过此  $T_{BLANK}$  时间。

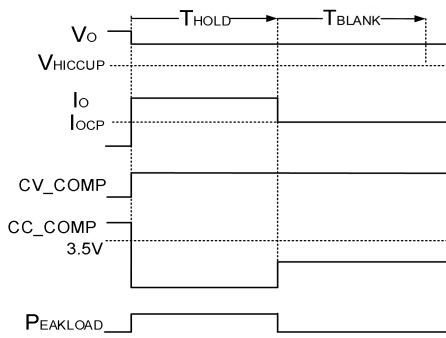


图 10

在 PEAKLOAD 模式下 THOLD 时间内，如果系统输出负载电流减小到小于 Iocp，芯片会退出 PEAKLOAD 模式，不会启动屏蔽时间 TBLANK 的计时，这种情况下退出 PEAKLOAD 模式后，随时都可以重新进入下一次 PEAKLOAD 模式。

### 软启动

LP3710 内置典型值 13.5mS 的软启动功能，通过启动阶段逐周期增加 Vcs 保护阈值的方式实现。此功能有利于避免变压器的饱和和降低副边二极管的应力。系统上电后通过启动电阻 RST 对 Vcc 的电容器进行充电，当 Vcc 电压达到芯片的开启阈值电压 Vcc\_ST 时，EN 信号使 Q1 关闭，电流源 Iss 给电容 C\_SS 充电；SS\_COMP 电压从零缓慢增大并且开始计时，在 13.5mS 时间内，SS\_COMP 电压除以 4 得到 CS 的比较基准电压 SS\_REF 且设定此软启阶段最大开关频率为 65KHz。计时 13.5mS 后，与恒压环路做比较，若恒压环路电压值较小，则恒压环路接管，软启动结束。当芯片 UVLO 时，断开 Q1，关闭 Q2，释放电容 C\_SS 电压，为下次软启动做准备。

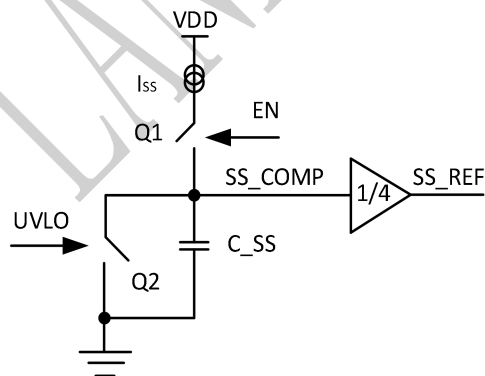


图 11

### 抖频功能

LP3710 通过特有的多位数字台阶抖频技术，逐周期改变频率，如下图 12，4mS 为一个大抖频周期，频率抖动总幅度是  $\Delta F_{sw}/F_{sw} = \pm 7\%$ 。通过此种抖频方式，能够有效的改善系统 EMI，特别是改善系统传导。

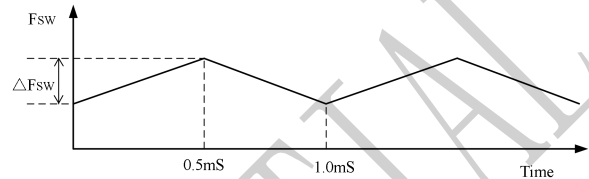


图 12

### 驱动方式

#### 上驱控制:

LP3710 上驱控制通过内置上驱第一段电阻 RDRVH1 和上驱第二段电阻 RDRVH2 以及上驱第一段持续时间 TDRVH1 来实现 DRV 分段驱动波形，如下图 13；通过此种驱动控制方式有利于改善辐射以及次级同步 DS 的尖峰电压。

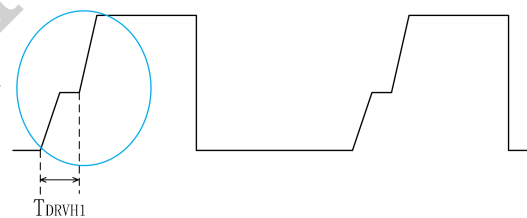


图 13

#### 低 VCC 上驱控制:

系统工作过程中，当 VCC 低于 12V，会让内部上驱通过一个高压 PMOS 而非高压 NMOS 来控制 DRV；如此，可以保证在 VCC 比较低时，DRV 电压始终只比 VCC 低 0.2V 左右，以此来适应不同开启阈值电压的功率 MOS。

#### 过温下驱控制:

LP3710 内置下拉电阻 RDRV\_L 来控制 DRV 关断后下驱泄放电流。系统工作过程中，只要芯片温度超过 110°C，无论当前下拉电阻为哪种版本的产品，都会让内部下拉驱动电阻达到设计最小值 100Ω。

### 斜坡补偿

对于传统的电流模式控制，如何避免在连续模式下，当占空比超过 50%时，出现系统稳定性问题是关键。LP3710 内部采用在采样电压信号上叠加斜率电压的方式实现斜率补偿，这样极大的增加了系统工作在连续模式下的稳定性，避免了次谐波振荡的产生且降低了输出电压纹波。

### 输出短路保护

当 FB 脚检测到的关断电压小于  $V_{FB\_HICCUP}$  且 6 个周期时，则判定输出短路保护，系统重启。

### 输出过压保护

当 FB 脚检测到的关断电压大于  $V_{FB\_OVP}=3.0V$  且持续 3 个周期，则判断输出过压保护，系统重启。

### 输入欠压保护

情况 1:  $V_{CC}$  大于启动电压  $V_{CC\_ST}$ ，母线电压  $V_{BULK}$  由大变小，相应的出 FB 脚电流也在减小，当电流小于  $I_{BO1}$  且持续  $T_{BO}$  时间后，电流若还小于  $I_{BO1}$ ，则判定发生输入欠压保护，系统重启。

情况 2: 系统上电后对 VCC 电容进行充电当 VCC 电压大于启动电压  $V_{CC\_ST}$ ，芯片出开关脉冲；此时检测出 FB 脚的电流，启动的前 6 个周期内，判定阈值为  $I_{BO2}$ ，一旦电流小于此阈值，立马保护重启；在启动 6 个周期后，判定阈值为  $I_{BO1}$ ，一旦电流小于此阈值，需要计时  $T_{BO}$  后，才会进入保护重启。

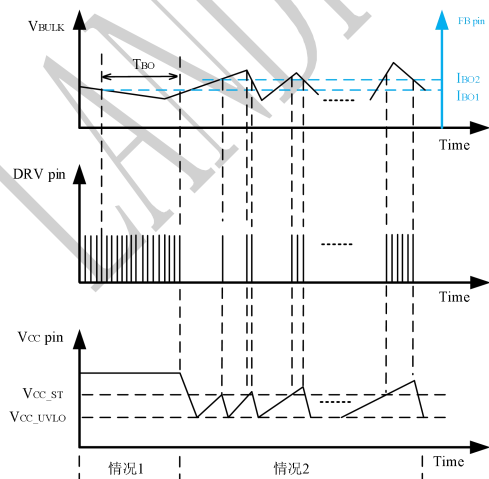


图 14

### 电感过电流保护

系统启机的 6 个周期内检测到  $V_{CS}$  电压大于  $V_{SR}$ ，则触发保护，系统重启；启机 6 个周期后，检测到  $V_{CS}$  电压大于  $V_{SR}$  且持续 3 个周期，则触发保护，系统重启。

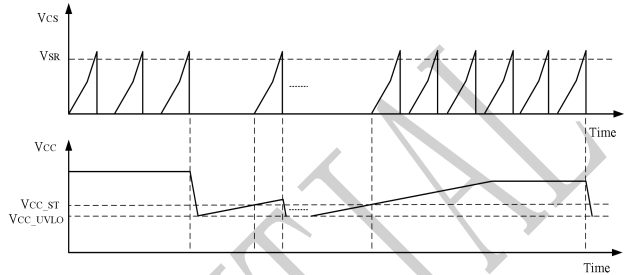


图 15

### FB 开短路保护

#### FB 上电阻开路:

系统启机的 6 个周期内，检测到 FB 脚电流  $I_{FB}$  很小且  $I_{FB} < I_{FB\_MIN}$ ，触发保护，系统重启；启机 6 个周期后，检测到 FB 脚电流  $I_{FB}$  很小，当  $I_{FB} < I_{FB\_MIN}$  且持续 3 个周期后，触发保护，系统重启。

#### FB 上电阻短路/FB 下电阻开路:

FB 上电阻短路/FB 下电阻开路时，FB 脚的电压  $V_{FB}$  会变大，当  $V_{FB} > V_{FB\_OVP}$  且持续 3 个周期后，触发保护，系统重启。

#### FB 下电阻短路:

FB 下电阻短路时，FB 脚检测到的关断电压  $V_{FB}$  小于  $V_{FB\_HICCUP}$  且持续时间大于  $T_{HICCUP}$  时，则触发保护（输出短路保护），系统重启。

### CS 开短路保护

#### CS 开路保护:

系统启机的 6 个周期内，检测到  $V_{CS} > V_{CS\_OPEN}$ ，则触发 CS 开路保护，系统重启；启机 6 个周期后，CS 脚突然开路时， $V_{CS} > V_{CS\_OPEN}$  且持续 3 个周期，触发保护，系统重启。

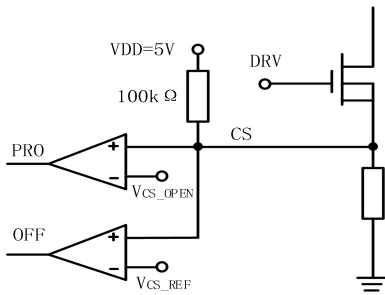


图 16

CS 短路保护:

$V_{CS}$  导通  $T_{CS\_SHORT}$  后检测到  $V_{CS}$  电压小于 30mV, 则判定 CS 短路保护, 系统重启。

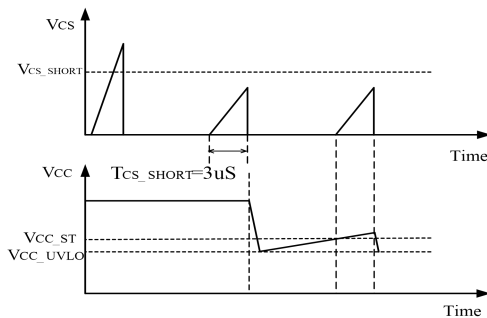


图 17

VCC 过压/欠压保护

当芯片正常工作, 突然  $V_{CC}$  电压高于  $V_{VCC\_OVP}$  且持续 3 个周期, 则判定发生  $V_{CC}$  过压保护, 系统重启。当  $V_{CC}$  因供电不足, 低于  $V_{CC\_UVLO}$  时, 欠压保护。

内置过温保护

芯片内置过温保护, 当芯片温度高于  $T_{SD}$  时, 触发过温保护, 停止脉冲; 当芯片温度下降到  $T_{SD}-T_{HSY}$  时, 退出过温保护。

PCB 设计

在设计 LP3710 PCB 时, 需要遵循以下指南:

$V_{CC}$  旁路电容:

需要紧靠芯片  $V_{CC}$  和  $GND$  引脚;

FB 引脚

接到 FB 的分压电阻必须靠近 FB 引脚, 且节点要远离变压器原边绕组的动点;

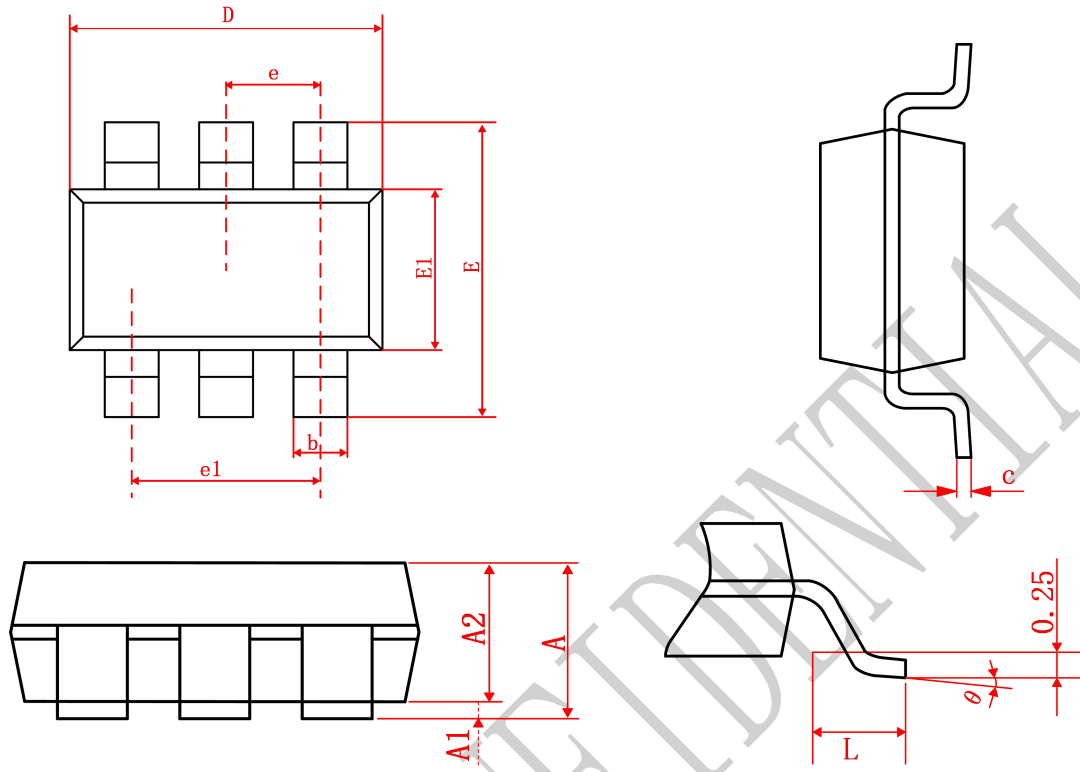
地线

电流采样电阻的功率地线尽可能短, 且要和芯片的地线及其它小信号的地线分头接到母线电容的地端。

功率环路的面积

减小功率环路的面积, 如功率电感、功率管、母线电容的环路面积, 以及功率电感、续流二极管、输出电容的环路面积, 以减小 EMI 辐射。

## 封装信息(SOT23-6L)



SYMBOL	SOT23-6L			
	Dimensions in Millimeters		Dimensions in Inches	
	Min	Max	Min	Max
A		1.45		0.057
A1	0.00	0.15	0.000	0.006
A2	0.90	1.30	0.035	0.051
b	0.30	0.50	0.012	0.020
c	0.08	0.22	0.003	0.009
D	2.70	3.10	0.106	0.122
E	2.60	3.00	0.102	0.118
E1	1.40	1.80	0.055	0.071
e	0.95 BSC		0.037 BSC	
e1	1.90 BSC		0.075 BSC	
L	0.30	0.60	0.012	0.024
$\theta$	0°	8°	0°	8°